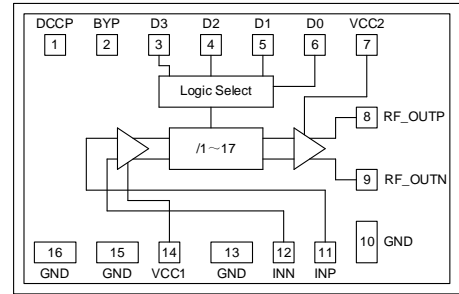


性能特点

- 工作频率：DC~8GHz
- 单边带相位噪声：-157dBc@100KHz N=2
- 输出功率：1dBm
- 功耗：157mA
- 芯片尺寸：1.192mm*1.712mm

典型应用

- 蜂窝/3G基础设施

功能框图

概述

SID185为一款低噪声连续可编程分频器，分频数为N=1~17，工作频率由DC至8GHz，典型工作情况下相位噪声低于-157dBc@100kHz。内部集成占空比修正电路，该功能可通过DCCP引脚进行开启，开启后信号输出占空比为33%~67%，在分频数较大情况下，该功能对相位噪声有一定优化。

电性能表 (TA=+25°C, VCC1=VCC2=+3.3V)

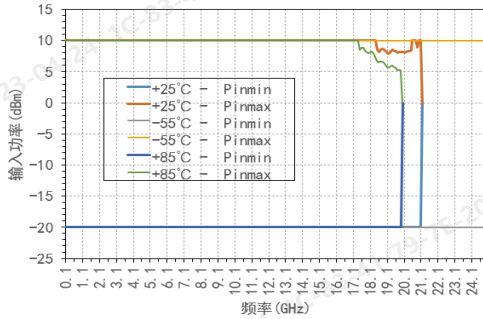
参数名	最小值	典型值	最大值	单位	测试条件
输入频率范围	0.2		8	GHz	输入正弦波
	DC		0.2	GHz	输入方波，摆率大于2V/ns
输入功率范围	-15		5	dBm	$f_{in} \geq 1\text{GHz}$
输出功率		0		dBm	DCCP=1
相位噪声@1kHz		-150		dBc	$f_{in}=6\text{G}$, $P_{in}=0\text{dBm}$, DIV2
相位噪声@10kHz		-155		dBc	
相位噪声@100kHz		-157		dBc	
相位噪声@1MHz		-157		dBc	
相位噪声@1kHz		-136		dBc	$f_{in}=6\text{G}$, $P_{in}=0\text{dBm}$, DIV17关闭占空比调整 (DCCP=0)
相位噪声@10kHz		-165		dBc	
相位噪声@100kHz		-164		dBc	
相位噪声@1MHz		-164		dBc	
相位噪声@1kHz		-130		dBc	$f_{in}=6\text{G}$, $P_{in}=0\text{dBm}$, DIV17开启占空比调整 (DCCP=1)
相位噪声@10kHz		-161		dBc	
相位噪声@100kHz		-165		dBc	
相位噪声@1MHz		-167		dBc	
功耗电流		157		mA	DIV17关闭占空比调整
		176		mA	DIV17开启占空比调整
分频切换时间		50		ns	

测试曲线 (VCC1=VCC2=+3.3V)

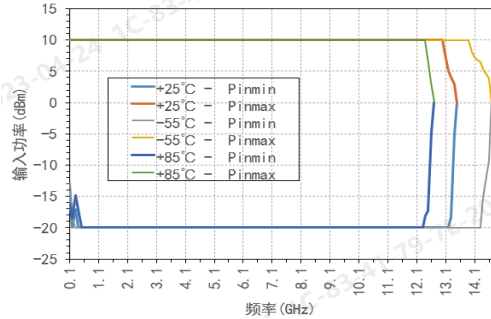
SID

可编程分频器

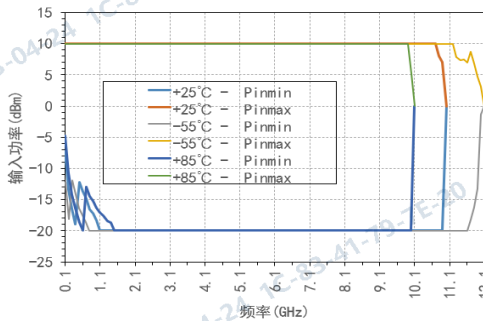
1分频RFOUT 分频灵敏度 VS 频率



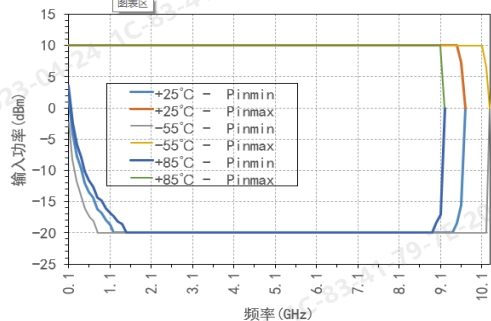
2分频RFOUT 分频灵敏度 VS 频率



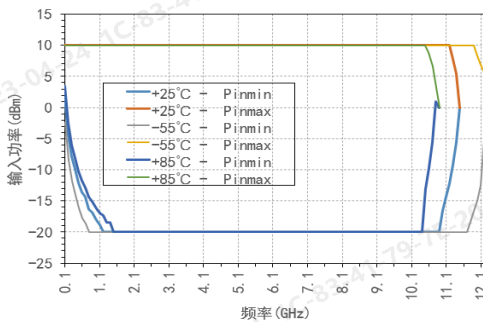
4分频RFOUT 分频灵敏度 VS 频率



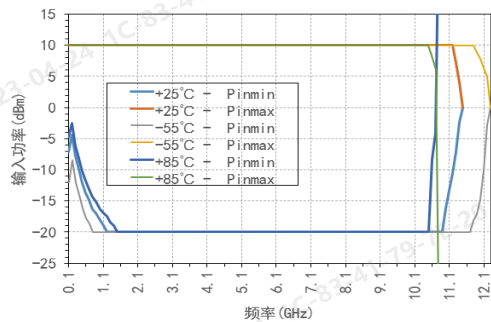
5分频RFOUT 分频灵敏度 VS 频率



13分频RFOUT 分频灵敏度 VS 频率

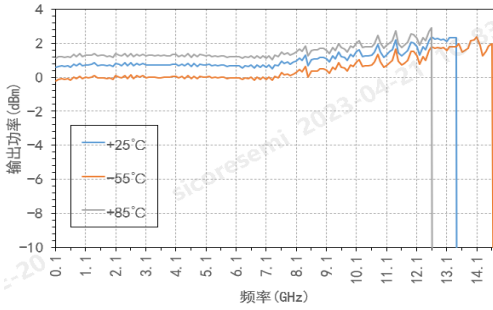


17分频RFOUT 分频灵敏度 VS 频率

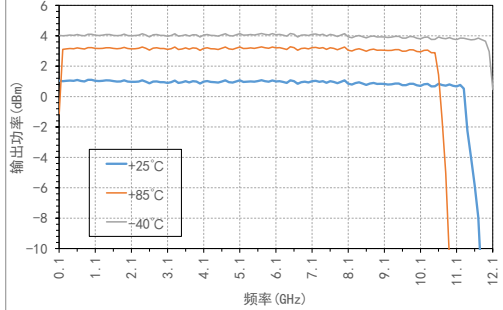


测试曲线 (VCC1=VCC2=+3.3V)

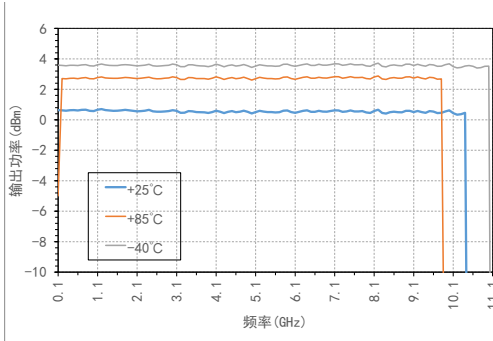
2分频 输出功率 VS 频率@Pin=0dBm(DCCF_EN=1)



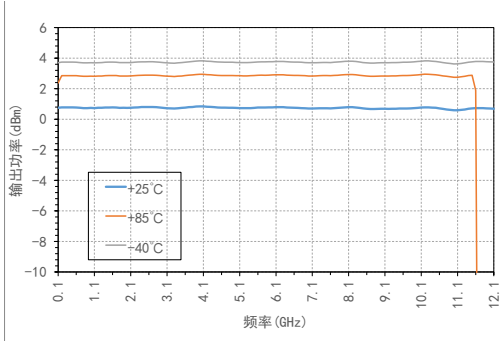
4分频 输出功率 VS 频率@Pin=0dBm(DCCF_EN=1)



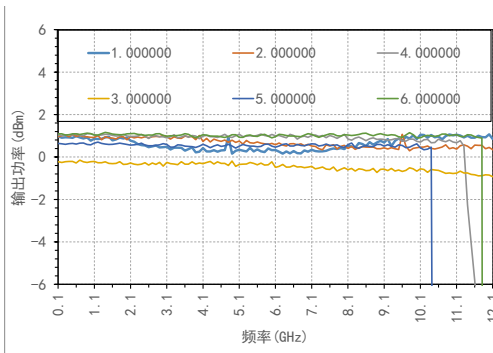
5分频 输出功率 VS 频率@Pin=0dBm(DCCF_EN=1)



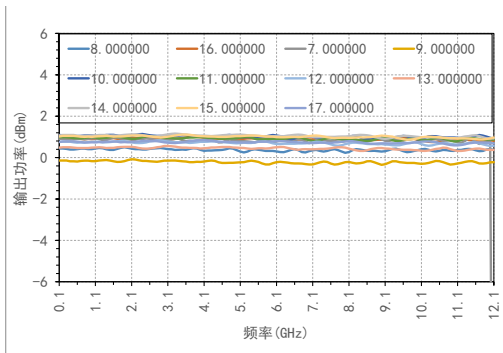
17分频 RFOUT输出功率 VS 频率@Pin=0dBm(DCCF_EN=1)



N分频 输出功率 VS 频率@Pin=0dBm(DCCF_EN=1)



N分频 输出功率 VS 频率@Pin=0dBm(DCCF_EN=1)

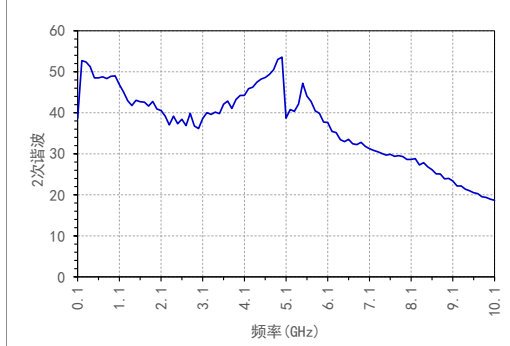


测试曲线 (VCC1=VCC2=+3.3V)

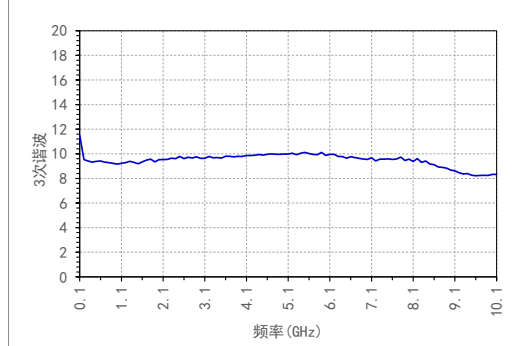
SID

可编程分频器

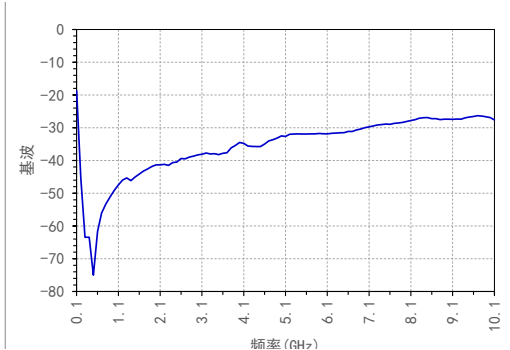
2分频 2次谐波 VS 频率



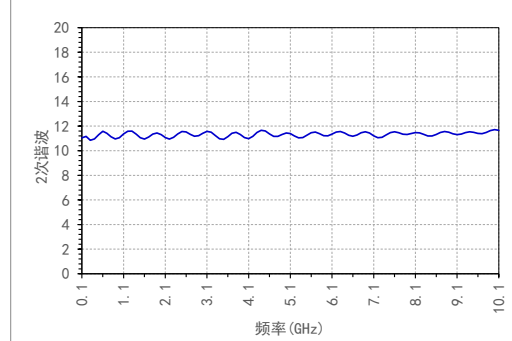
2分频 3次谐波 VS 频率



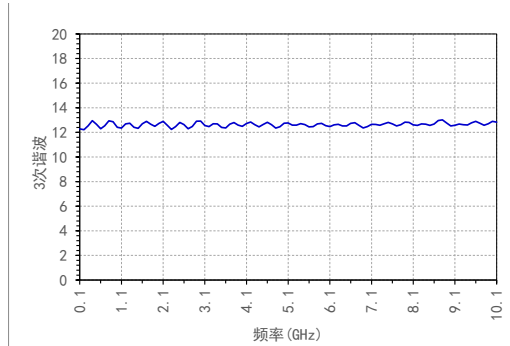
17分频 基波泄露 VS 频率



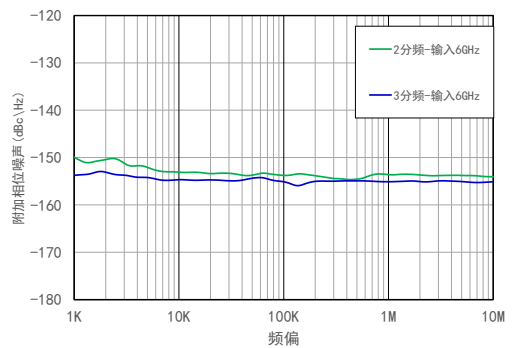
17分频 2次谐波 VS 频率



17分频 3次谐波 VS 频率

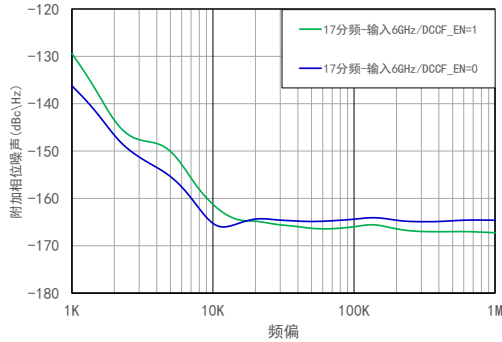


2&3分频 相位噪声



测试曲线 (VCC1=VCC2=+3.3V)

17分频 相位噪声


绝对最大额定值

参数	符号	最小	典型	最大	单位
偏置电压	VCC1/VCC2	-0.3		+3.6	V
B0、B1端口		-0.3		VCC+0.3	V
工作温度		-40		+85	°C
存储温度		-65		+150	°C
正常工作最大结温	T _{jmax}		125		°C
热阻 Junction to GND Paddle	R _{ja}		16.4		°C/W
静电防护等级 (HBM)	ESD (HBM)		Class 1C		V
静电防护等级 (MM)	ESD (MM)		M1		V

注意事项

- 禁止试图用湿化学方法清洁芯片表面。
- 本品属于静电敏感器件，储存和使用注意防静电。特别注意：该产品MM模式防护能力较弱，芯片在贴装前需要先在电源端口增加TVS二极管。
- 干燥、氮气环境储存。



逻辑控制真值表

BYP	D3	D2	D1	D0	分频数MOD
1	x	x	x	x	1
0	0	0	0	0	2
0	0	0	0	1	3
0	0	0	1	0	4
0	0	0	1	1	5
0	0	1	0	0	6
0	0	1	0	1	7
0	0	1	1	0	8
0	0	1	1	1	9
0	1	0	0	0	10
0	1	0	0	1	11
0	1	0	1	0	12
0	1	0	1	1	13
0	1	1	0	0	14
0	1	1	0	1	15
0	1	1	1	0	16
0	1	1	1	1	17

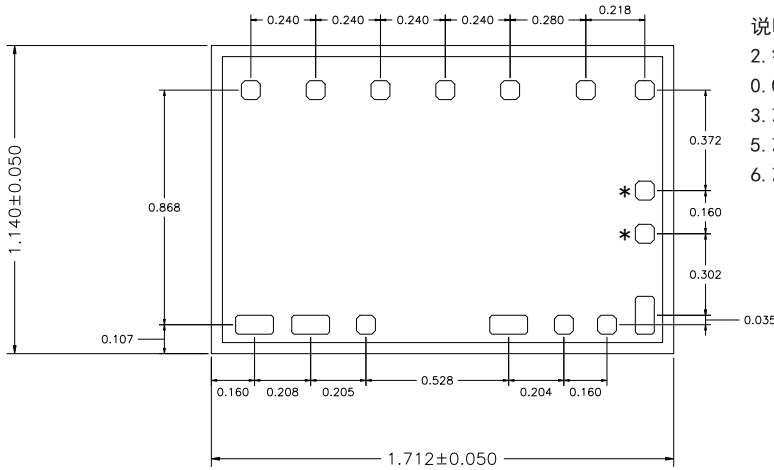
占空比整形功能说明:

DCCP引脚为占空比整形功能控制引脚，DCCP接高电平或悬空时，开启内部占空比整形功能，在分频数大于4时该功能有效，在牺牲一定功耗的情况下，用于将输出信号的占空比优化至33%~67%范围内。

引脚定义

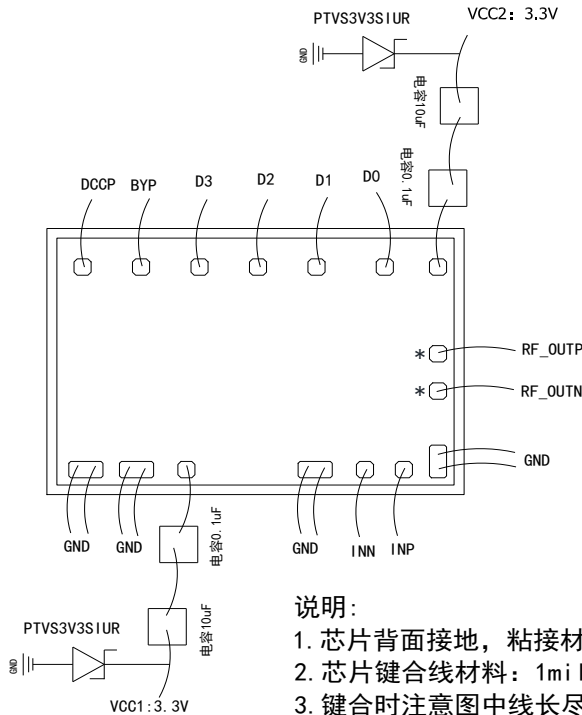
引脚编号	功能符号	功能描述	引脚编号	功能符号	功能描述
1	DCCP	逻辑输入端口，开关占空比整形功能，内部集成80kΩ上拉，3.3V TTL电平	9	RF_OUTN	分频器反向输出端口
2	BYP	逻辑输入端口，控制旁路与否	10	GND	接地端口
3	D3	逻辑输入端口，控制分频比，3.3V TTL电平	11	INP	RF同向输入端口
4	D2	逻辑输入端口，控制分频比，3.3V TTL电平	12	INN	RF反向输入端口
5	D1	逻辑输入端口，控制分频比，3.3V TTL电平	13	GND	接地端口
6	D0	逻辑输入端口，控制分频比，3.3V TTL电平	14	VCC1	分频器电源端口
7	VCC2	输出级电源端口	15	GND	接地端口
8	RF_OUTP	分频器同向输出端口	16	GND	接地端口

外形尺寸



- 说明: 1. 单位: 毫米
 2. 键合压点镀铝, 压点尺寸:
 0.070*0.070 (mm) 与 0.070*0.140 (mm)
 3. 芯片厚度: 0.170~0.220mm
 4. 芯片背面未金属化
 5. 芯片背面接地
 6. 芯片背面接地

芯片装配图



说明:

1. 芯片背面接地, 粘接材料: 导电胶
2. 芯片键合线材料: 1mil Au
3. 键合时注意图中线长尽量短
4. 输入输出端外接10nF电容。

注: 该产品MM模式防护能力较弱, 芯片在贴装前需要先在电源端口增加TVS二极管。